

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2008 年 4 月 17 日 (17.04.2008)

PCT

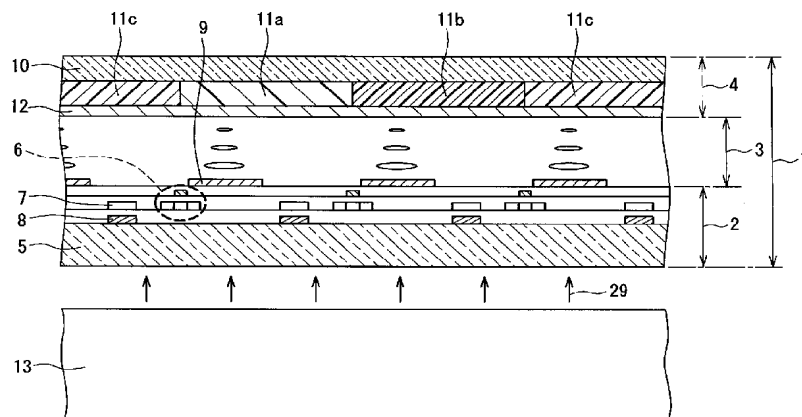
(10) 国際公開番号  
WO 2008/044371 A1

- (51) 国際特許分類: 5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).  
G02F 1/1335 (2006.01) H01L 31/10 (2006.01)  
G02F 1/1368 (2006.01)
- (21) 国際出願番号: PCT/JP2007/062534
- (22) 国際出願日: 2007 年 6 月 21 日 (21.06.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2006-280571  
2006 年 10 月 13 日 (13.10.2006) JP
- (71) 出願人 (米国を除く全ての指定国について): シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 加藤浩巳 (KATO, Hiromi). 小川裕之 (OGAWA, Hiroyuki). ブラウンクリストファー (BROWN, Christopher). ハドウェンベンジャミン ジェームズ (HADWEN, Benjamin James).
- (74) 代理人: 特許業務法人池内・佐藤アンドパートナーズ (IKEUCHI SATO & PARTNER PATENT ATTORNEYS); 〒5306026 大阪府大阪市北区天満橋 1 丁目 8 番 30 号 OAP タワー 26 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,

[続葉有]

(54) Title: LIQUID CRYSTAL DISPLAY

(54) 発明の名称: 液晶表示装置



(57) Abstract: Disclosed is a liquid crystal display wherein occurrence of dark current in a photodiode is suppressed. Specifically disclosed is a liquid crystal display comprising a liquid crystal display panel (1) having an active matrix substrate and a backlight (13) for illuminating the liquid crystal panel. The active matrix substrate (2) comprises a photodiode (7) formed on a base substrate (5) and composed of a silicon film, and a light-shielding film (8) for shielding the photodiode (7) from an illumination light (29) of the backlight (13). The light-shielding film (8) is composed of a semiconductor or an insulating material. The photodiode (7) is preferably made from, for example, a polycrystalline silicon or a continuous grain crystal silicon so as to attain such a characteristic that the sensitivity increases as the wavelength of an incident light is shorter. The light-shielding film (8) is made from a silicon film which is decreased in the transmittance to an incident light as the wavelength of the incident light is shorter, for example, an amorphous silicon.

(57) 要約: フォトダイオードにおける暗電流の発生を抑制し得る液晶表示装置を提供する。そのため、アクティブマトリクス基板を有する液晶表示パネル 1 と、液晶表示パネルを照明するバックライト 13 とを備える液晶表示装置において、アクティブマトリクス基板 1 には、ベース基板 5 に設けられたシリコン膜によって形成されたフォトダイオード 7 と、フォトダイオード 7 をバックライト

[続葉有]



DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

添付公開書類:  
— 国際調査報告書

13の照明光29から遮光する遮光膜8とを備えさせる。遮光膜8を半導体または絶縁体によって形成する。好ましくは、フォトダイオード7は、入射光の波長が短いほど感度が増加する特性を有するように、例えば、多結晶シリコンまたは連続粒界結晶シリコンによって形成する。遮光膜8は、入射光の波長が短いほど入射光の透過率が低下するシリコン膜、例えば非晶質シリコンによって形成する。

## 明 細 書

### 液晶表示装置

### 技術分野

[0001] 本発明は、表示画面の観察者側から入射した光に反応するフォトダイオードを備えた液晶表示装置に関する。

### 背景技術

[0002] 近年、液晶表示装置は、省電力、薄型、軽量といった特徴から、コンピュータ、携帯電話、PDA、ゲーム機の表示装置として広く採用されている。一般に、液晶表示装置は、液晶表示パネルと、それを背面から照明するバックライトとを備えている。液晶表示パネルは、アクティブマトリクス基板と対向基板とで液晶層を挟み込んで構成されている。

[0003] アクティブマトリクス基板は、ガラス基板上に複数の画素をマトリクス状に形成して構成されている。画素は、TFTと画素電極とで構成されている。対向基板は、ガラス基板上に対向電極と各画素に対応するカラーフィルタとを形成して構成されている。このような構成により、液晶表示装置においては、各画素電極と対向電極との間に印加される電圧が調整され、画素毎に液晶層の透過率が調整される。この結果、液晶層を透過したバックライトの照明光により、表示画面上に画像が表示される。

[0004] このように、従来からの液晶表示装置は、画像を表示する機能を備えているが、近年、画像の取り込み機能をも備えた表示装置が提案されている（例えば、特許文献1参照。）。特許文献1に開示の液晶表示装置では、アクティブマトリクス基板上に、複数のフォトダイオードがマトリクス状に形成されており、液晶表示パネルがエリアセンサとして機能する。

[0005] また、特許文献1において、各フォトダイオードとしては、ラテラル構造のPINダイオードが用いられている。各PINダイオードは、TFTのプロセスを利用して、TFTと共通のシリコン膜に、p層、i層、n層を順に設けて形成されている。

[0006] このPINダイオードは、その構造上、観察者側から入射する光だけでなく、バックライトからの照明光によっても反応する。よって、バックライトからの照明光がPINダイオ

ードに入射するのを阻止するため、PINダイオードのバックライト側には、通常、遮光膜が設けられている。この遮光膜により、各PINダイオードは、観察者側から液晶表示パネルに入射した光のみに反応して信号を出力する。

特許文献1：特開2006－3857号公報（第11頁－第12頁、第20頁－第21頁、第20図、第38図）

## 発明の開示

### 発明が解決しようとする課題

[0007] しかしながら、特許文献1において、遮光膜は金属材料で形成されており、更に、PINダイオードを構成するシリコン膜と遮光膜との間には、薄い絶縁層が存在するのみであるため、i層に空乏層が生じ難くなっている。よって、特許文献1の液晶表示装置においては、PINダイオードに暗電流が発生し易く、画質の低い撮像画像しか得られないという問題がある。

[0008] 更に、遮光膜が金属材料で形成されていると、PINダイオードを構成するシリコン膜の表面に発生した電荷が遮光膜によってトラップされてしまうことがある。このような現象は、PINダイオードの継続使用時において、PINダイオードの出力値の再現性を損なう要因となる。

[0009] また、これらの問題は、TFTのゲート電極を利用して遮光膜を形成する場合には、PINダイオードを構成するシリコン膜と遮光膜との間の絶縁層がより薄くなるので特に顕著となる。

[0010] なお、PINダイオードを構成するシリコン膜と遮光膜との距離を広げることで、暗電流やトラップは抑制できるが、この場合は、遮光膜の面積を増大させる必要があり、液晶表示パネルの開口率を低下させてしまう。

[0011] 本発明の目的は、上記問題を解消し、フォトダイオードにおける暗電流の発生と出力値の変動とを抑制し得る液晶表示装置を提供することにある。

### 課題を解決するための手段

[0012] 上記目的を達成するために、本発明における液晶表示装置は、アクティブマトリクス基板を有する液晶表示パネルと、前記液晶表示パネルを照明するバックライトとを備える液晶表示装置であって、前記アクティブマトリクス基板は、シリコン膜によって形

成されたフォトダイオードと、前記フォトダイオードを前記バックライトの照明光から遮光する遮光膜とを備え、前記遮光膜は、半導体または絶縁体によって形成されていることを特徴とする。

### 発明の効果

- [0013] 以上のように、本発明における液晶表示装置では、照明光を遮光する遮光膜は、金属材料よりも抵抗率の高い半導体又は絶縁体によって形成されている。このため、本発明における液晶表示装置によれば、従来に比べて、フォトダイオードにおける暗電流の発生と出力値の変動とが抑制される。

### 図面の簡単な説明

- [0014] [図1]図1は、本発明の実施の形態における液晶表示装置の全体構成を概略的に示す断面図である。
- [図2]図2は、図1に示した液晶表示装置のアクティブマトリクス基板の一部を拡大して示す断面図である。
- [図3]図3は、図1及び図2に示したフォトダイオードの分光感度を示すグラフである。
- [図4]図4は、図1及び図2に示した遮光膜の分光透過率を示すグラフである。
- [図5]図5は、遮光膜を配置した場合におけるフォトダイオードの分光感度を示すグラフである。
- [図6]図6は、本発明の実施の形態における液晶表示装置の主な製造工程を示す断面図であり、図6(a)～(d)は、アクティブマトリクス基板の製造の初期段階における一連の主な製造工程を示している。
- [図7]図7は、本発明の実施の形態における液晶表示装置の主な製造工程を示す断面図であり、図7(a)～(c)は、図6(d)に示した工程の実施後に実施されるアクティブマトリクス基板の一連の主な製造工程を示している。
- [図8]図8は、本発明の実施の形態における液晶表示装置の主な製造工程を示す断面図であり、図8(a)～(c)は、図7(c)に示した工程の実施後に実施されるアクティブマトリクス基板の一連の製造工程を示している。

### 発明を実施するための最良の形態

- [0015] 本発明における液晶表示装置は、アクティブマトリクス基板を有する液晶表示パネ

ルと、前記液晶表示パネルを照明するバックライトとを備える液晶表示装置であって、前記アクティブマトリクス基板は、シリコン膜によって形成されたフォトダイオードと、前記フォトダイオードを前記バックライトの照明光から遮光する遮光膜とを備え、前記遮光膜は、半導体または絶縁体によって形成されていることを特徴とする。

[0016] 上記本発明における液晶表示装置においては、前記フォトダイオードが、前記フォトダイオードに入射する入射光の波長が短いほど感度が増加する特性を有し、前記遮光膜が、前記遮光膜に入射する入射光の波長が短いほど前記入射光の透過率が低下するシリコン膜によって形成されているのが良い。この場合、バックライトの照明光によってフォトダイオードが反応してしまうのを確実に抑制できる。具体的には、前記フォトダイオードを形成するシリコン膜を多結晶シリコンまたは連続粒界結晶シリコンによって形成し、前記遮光膜を非晶質シリコンによって形成する。

[0017] また、本発明における液晶表示装置においては、前記アクティブマトリクス基板が、マトリクス状に配置された複数のアクティブ素子を備え、前記フォトダイオードが、マトリクス状に複数個形成されていても良い。更に、前記フォトダイオードは、第1導電型の半導体領域、真性半導体領域、及び前記第1導電型と逆の第2導電型の半導体領域を備え、前記第1導電型の半導体領域、前記真性半導体領域、及び前記第2導電型の半導体領域が、前記フォトダイオードを形成する前記シリコン膜の面方向に沿って順に設けられている態様であっても良い。

[0018] （実施の形態）

以下、本発明の実施の形態における液晶表示装置について、図1～図8を参照しながら説明する。最初に、本実施の形態における液晶表示装置の構成について図1～図5を用いて説明する。図1は、本発明の実施の形態における液晶表示装置の全体構成を概略的に示す断面図である。図2は、図1に示した液晶表示装置のアクティブマトリクス基板の一部を拡大して示す断面図である。なお、図1及び図2において、絶縁材料についてはハッチングを省略している。

[0019] 図1に示すように、本実施の形態における液晶表示装置は、背景技術の欄において述べた従来の液晶表示装置（従来例）と同様に、液晶表示パネル1と、液晶表示パネル1を照明するバックライト13とを備えている。液晶表示パネル1は、アクティブマト

リクス基板2と、液晶層3と、フィルター基板4とを備え、アクティブマトリクス基板2とフィルター基板4との間に液晶層3を挟み込んで構成されている。

[0020] 図1に示すように、アクティブマトリクス基板2は、ベース基板となるガラス基板5の上にマトリクス状に配置された、複数のアクティブ素子6及び画素電極9を備えている。一組のアクティブ素子6と画素電極9とで、一つの画素が構成されている。本実施の形態において、アクティブ素子6は薄膜トランジスタ(TFT:Thin Film Transistor)である。なお、以下の説明においては、アクティブ素子は、TFT6と記載する。

[0021] また、フィルター基板4は、ベース基板となるガラス基板10上に、カラーフィルタと対向電極12とを設けて構成されている。カラーフィルタは、いずれかの画素に対応する、赤色(R)の着色層11aと、緑色(G)の着色層11bと、青色(B)の着色層11cとで構成されている。

[0022] 図2に示すように、TFT6は、シリコン膜14とゲート電極18とを備えている。シリコン膜14は、ガラス基板5の上面を被覆する第1層間絶縁膜26の上に形成されている。ゲート電極18は、シリコン膜14を被覆する第2層間絶縁膜27の上に形成されており、第2層間絶縁膜27とゲート電極18とが重なる部分はゲート絶縁膜として機能している。また、ゲート電極18は、第3層間絶縁膜28によって被覆されている。本実施の形態において、シリコン膜14は、電荷の移動速度の点で優れている連続粒界結晶シリコン(CGS)によって形成されている。

[0023] また、シリコン膜14には、ソース領域15となるn型の拡散層と、ドレイン領域17となるn型の拡散層とが形成されている。シリコン膜14のゲート電極18の直下の領域、即ち、ソース領域15とドレイン領域17との間の領域は、チャネル領域16となる。更に、ソース領域15には、第2層間絶縁膜27及び第3層間絶縁膜28を貫通するソース配線19aが接続され、ドレイン領域17には、第2層間絶縁膜27及び第3層間絶縁膜28を貫通するドレイン配線19bが接続される。ゲート電極18には、第3層間絶縁膜28を貫通するゲート配線20が接続される。

[0024] 更に、第3層間絶縁膜28、ソース配線19a、ドレイン配線19b及びゲート配線20を被覆するようにして、絶縁性の保護膜43が形成されている。また、保護膜43の上層には、ITO等で形成された画素電極9が形成されている。本実施の形態では、画素

電極9は、保護膜43を貫通する導通路によって、ドレイン配線19bに電氣的に接続されている。

[0025] 更に、図1及び図2に示すように、本実施の形態においても、従来例と同様に、アクティブマトリクス基板2は、フォトダイオード7と、フォトダイオード7をバックライト13からの照明光29から遮光する遮光膜8とを備えている。フォトダイオード7及び遮光膜8は、マトリクス状に複数個設けられている。なお、本実施の形態において、フォトダイオード7及び遮光膜8は、一つ又は複数個の画素毎に設けられており、複数のフォトダイオード7によってエリアセンサが構成されている。

[0026] また、図2に示すように、フォトダイオード7は、第1層間絶縁膜26の上に設けられたシリコン膜によって形成されている。本実施の形態においても、フォトダイオード7は、ラテラル構造を備えたPINダイオードであり、面方向に沿って順に配置された、p型の半導体領域(p層)21、真性半導体領域(i層)22及びn型の半導体領域(n層)23を備えている。

[0027] なお、本実施の形態において、i層22は、隣接するp層21及びn層22に比べて電氣的に中性に近い領域であれば良い。i層22は、不純物を全く含まない領域や、伝導電子密度と正孔密度とが等しい領域であるのが好ましい。また、図2において、24はp層21に接続された配線を示し、25はn層22に接続された配線を示している。配線24及び配線25も保護膜43によって被覆されている。

[0028] ところで、本実施の形態における液晶表示装置は、このように、従来例と同様の構成を備えているが、本実施の形態においては、遮光膜8が半導体または絶縁体によって形成されており、この点で従来例と異なっている。

[0029] ここで、半導体とは、抵抗率が $10^{-6}[\Omega\cdot\text{m}]$ 以上 $10^7[\Omega\cdot\text{m}]$ 以下の範囲内にある物質をいう。半導体としては、シリコン(Si)、ゲルマニウム(Ge)といった元素半導体、GaAs、GaPといった化合物半導体、 $\text{SiO}_2$ 、ZnOといった金属酸化物半導体等が挙げられる。また、絶縁体とは、抵抗率が $10^7[\Omega\cdot\text{m}]$ を超える物質をいう。絶縁体としては、ゴム、樹脂、ガラス等が挙げられる。

[0030] 本実施の形態では、遮光膜8が半導体または絶縁体で形成されているため、従来例に比べて、フォトダイオード7のi層22において、空乏層が発生し易くなっている。よ



って、フォトダイオード7における暗電流の発生が抑制され、複数のフォトダイオード7によって得られる撮像画像の画質の向上が図られる。

[0031] また、本発明においては、遮光膜8は、上述の半導体または絶縁体で形成されていれば良いが、本実施の形態では、遮光膜8は、非晶質シリコンによって形成されているのが好ましい。これは、TFT6を構成するシリコン膜14が、連続粒界結晶シリコンによって形成されているためである。この点について、図3～図5を用いて説明する。

[0032] 図3は、図1及び図2に示したフォトダイオードの分光感度を示すグラフである。図4は、図1及び図2に示した遮光膜の分光透過率を示すグラフである。図5は、遮光膜を配置した場合におけるフォトダイオードの分光感度を示すグラフである。

[0033] 図3に示すように、連続粒界結晶シリコンによって形成されたフォトダイオード7は、入射光の波長が短いほど感度が増加する特性を有している。即ち、フォトダイオード7は、波長の短い青色光には反応し易いが、波長の長い赤色光には反応し難い特性を有している。

[0034] 一方、図4に示すように、非晶質シリコンによって形成された遮光膜8は、それに入射する入射光の波長が短いほど入射光の透過率を低下させる特性を有している。即ち、フォトダイオード7は、波長の短い青色光を透過させ難く、波長の長い赤色光を透過させ易い特性を有している。

[0035] よって、フォトダイオード7とバックライト13との間に、遮光膜8を配置すると、バックライト13の照明光29(図1及び図2参照)に含まれる青色成分は、遮光膜8に殆ど遮断され、フォトダイオード7に入射でき難くなる。また、照明光29に含まれる赤色成分は、遮光膜8を透過するが、図3に示したようにフォトダイオード7によって感光され難い。

[0036] このため、遮光膜8を配置すると、照明光29に対するフォトダイオード7の分光感度は、図5に示す通りとなる。従って、フォトダイオード7は、遮光膜8によって、バックライト13の照明光29には殆ど反応しなくなり、観察者側から液晶表示パネル1に入射した外光のみを検出する。

[0037] また、図3～図5に示した特性により、フォトダイオード7は、観察者側から見たときに赤色の物体として判別される。よって、フォトダイオード7は、液晶表示パネル1の厚

み方向において赤色のカラーフィルタに重なるよう配置するのが好ましい。このように配置した場合は、観察者が、フォトダイオード7の存在を認識し難くなるため、液晶表示装置の表示品位の向上を図ることができる。

[0038] 次に、本実施の形態における液晶表示装置の製造工程について図6～図8を用いて説明する。図6～図8は、本発明の実施の形態における液晶表示装置の主な製造工程を示す断面図である。図6(a)～(d)は、アクティブマトリクス基板の製造の初期段階における一連の主な製造工程を示している。図7(a)～(c)は、図6(d)に示した工程の実施後に実施されるアクティブマトリクス基板の一連の主な製造工程を示している。図8(a)～(c)は、図7(c)に示した工程の実施後に実施されるアクティブマトリクス基板の一連の製造工程を示している。

[0039] また、図6～図8は、画素を構成するTFTとフォトダイオードとの製造工程に加えて、周辺回路を構成するTFTの製造工程についても示している。図6～図8において、絶縁材料についてはハッチングを省略している。

[0040] 図6(a)に示すように、先ず、アクティブマトリクス基板(図1及び図2参照)のベース基板となるガラス基板5の一方の面上に、CVD(Chemical Vapor Deposition)法やスパッタ法等によって、遮光膜8となるシリコン膜30が成膜される。上述したように、シリコン膜30は、非晶質シリコンによって形成されている。また、膜厚は、例えば、50nm以上あれば良く、図6～図8の例では、200nmに設定される。続いて、図6(a)に示すように、シリコン膜30上の遮光膜8の形成領域と重なる部分に、フォトリソグラフィ法によってレジストパターン31が形成される。

[0041] 次に、図6(b)に示すように、レジストパターン31をマスクとして、非晶質シリコン膜30にエッチングが施され、遮光膜8が得られる。続いて、図6(c)に示すように、遮光膜8が被覆されるようにして、第1層間絶縁膜26が成膜される。第1層間絶縁膜26の成膜は、例えば、CVD法によってシリコン酸化膜やシリコン窒化膜を形成することによって行うことができる。また、第1層間絶縁膜26は、単層であっても良いし、多層であっても良い。厚みは、例えば100nm～500nmに設定される。

[0042] 更に、図6(c)に示すように、第1層間絶縁膜26の上に、CVD法等によって、TFT及びフォトダイオードとなるシリコン膜32が成膜される。シリコン膜32は、上述したよう

に、連続粒界結晶シリコンによって形成されている。具体的には、シリコン膜32は、以下の工程を経て形成されている。

[0043] 先ず、第1層間絶縁膜26の上に酸化シリコン膜とアモルファスシリコン膜とを順に成膜する。次に、アモルファスシリコン膜の表層に、結晶化促進の触媒となるニッケル薄膜を形成する。次に、レーザアニールによって、ニッケル薄膜とアモルファスシリコン膜とを反応させ、これらの界面に結晶シリコン層を形成する。その後、エッチング等によって、未反応のニッケル膜と珪化ニッケルの層を除去する。次に、残ったシリコン膜にレーザアニールを行って結晶化を進展させると、連続粒界結晶シリコンによって形成されたシリコン膜32が得られる。

[0044] 次に、シリコン膜32上の、TFT(画素及び周辺回路の両方のTFTを含む)の形成領域及びフォトダイオードの形成領域と重なる部分に、レジストパターン(図示せず)が形成され、これをマスクとしてエッチングが実施される。これにより、図6(d)に示すように、画素駆動用のTFT6(図1及び図2参照)を構成するシリコン膜14、フォトダイオードを構成するシリコン膜33、周辺回路用のTFTを構成するシリコン膜34が得られる。

[0045] 次に、図7(a)に示すように、シリコン膜14、33及び34が被覆されるようにして、第2層間絶縁膜27が成膜される。第2層間絶縁膜27は、TFTのゲート絶縁膜としても機能する。

[0046] 第2層間絶縁膜27の成膜も、第1層間絶縁膜26の場合と同様に、CVD法によってシリコン酸化膜やシリコン窒化膜を形成することによって行うことができる。具体的には、シリコン酸化膜を形成するのであれば、原料ガスとして、 $\text{SiH}_4$ と $\text{N}_2\text{O}$ (又は $\text{O}_2$ )とを用いて、プラズマCVD法を実施すれば良い。また、第2層間絶縁膜27も、第1層間絶縁膜26と同様に、単層であっても良いし、多層であっても良い。第2層間絶縁膜27の厚みは、例えば10nm～120nmに設定される。

[0047] 次いで、図7(b)に示すように、画素駆動用のTFT6のゲート電極18と、周辺回路用のTFTのゲート電極35とが形成される。具体的には、先ず、Ta、Ti、W、Mo、Al等の元素を主成分とする金属材料を用いて、スパッタ法や真空蒸着法等を実施して、導電層が形成される。本実施の形態では、例えば、W/TaN合金の導電層が形成

される。次に、導電層上のゲート電極の形成領域と重なる部分に、フォトリソグラフィを用いて、レジストパターンが形成され、これをマスクとしてエッチングが実施されると、ゲート電極18及び35が形成される。

[0048] 次に、図7(c)に示すように、p型の拡散層を形成するためのイオン注入が行われる。本実施の形態では、フォトダイオード7(図1及び図2参照)と、周辺回路用のTFTとにp型の拡散層が形成される。具体的には、先ず、図7(c)に示すように、レジストパターン36が形成される。レジストパターン36は、フォトダイオード7のp層21(図2参照)の形成領域に重なる部分と、周辺回路用のTFTのソース領域37及びドレイン領域38に重なる部分とに、開口を備えている。40は、周辺回路用のTFTのチャネル領域を示している。

[0049] 続いて、ボロン(B)やインジウム(In)等のp型の不純物を用いて、例えば、注入エネルギーを10[KeV]～80[KeV]、ドーズ量を $5 \times 10^{14}$ [ion]～ $2 \times 10^{16}$ [ion]に設定してイオン注入が行われる。このとき、注入後の不純物濃度は、 $1.5 \times 10^{20}$ ～ $3 \times 10^{21}$ [個/cm<sup>3</sup>]になるのが好ましい。イオン注入の終了後、レジストパターン36の除去が行われる。

[0050] 次に、図8(a)に示すように、n型の拡散層を形成するためのイオン注入が行われる。本実施の形態では、フォトダイオード7と、画素駆動用のTFT6とにn型の拡散層が形成される。具体的には、先ず、図8(a)に示すように、レジストパターン39が形成される。レジストパターン39は、フォトダイオード7のn層23(図2参照)の形成領域に重なる部分と、画素駆動用のTFT6のソース領域15及びドレイン領域17に重なる部分とに、開口を備えている。

[0051] 続いて、リン(P)や砒素(As)等のn型の不純物を用いて、例えば、注入エネルギーを10[KeV]～100[KeV]、ドーズ量を $5 \times 10^{14}$ [ion]～ $1 \times 10^{16}$ [ion]に設定してイオン注入が行われる。このときも、注入後の不純物濃度は、 $1.5 \times 10^{20}$ ～ $3 \times 10^{21}$ [個/cm<sup>3</sup>]になるのが好ましい。イオン注入の終了後、レジストパターン39の除去が行われる。

[0052] また、図示していないが、本実施の形態においては、フォトダイオード7のi層22に対してもイオン注入を行うことができる。このイオン注入は、i層22が、p層21及びn層

23よりも電氣的に中性に近づくように行われる。また、i層22へのイオン注入は、上述の図7(c)又は図8(a)に示したイオン注入が複数回に分けて行われる場合のいずれかを利用することによって行っても良いし、これらとは別途のイオン注入によって行っても良い。

[0053] 更に、本実施の形態においては、イオン注入の終了後に、不純物を活性化させるため、熱処理が行われる。この場合の熱処理は、例えば、ファーネスアニール法、レーザーアニール法、ラピッドサーマルアニール法等によって行うことができる。具体的には、ファーネスアニール法によって熱処理を行う場合は、熱処理は、窒素雰囲気中で、温度を300℃～650℃、好ましくは550℃に設定し、処理時間を4時間程度に設定して行われる。

[0054] 次に、図8(b)に示すように、第2の層間絶縁膜27、ゲート電極18及び35が被覆されるようにして、第3層間絶縁膜28が形成される。第3層間絶縁膜28の成膜も、第1層間絶縁膜26の場合と同様に、CVD法によってシリコン酸化膜やシリコン窒化膜を形成することによって行うことができる。また、第3層間絶縁膜28も、第1層間絶縁膜26と同様に、単層であっても良いし、多層であっても良い。第3層間絶縁膜28の厚みは、例えば200nm～2000nm、好ましくは1  $\mu$  mに設定される。

[0055] 次いで、図8(c)に示すように、第2の層間絶縁膜27及び第3層間絶縁膜28(又は第3の層間絶縁膜28のみ)を貫通するコンタクトホールを形成した後、画素駆動用のTFT6に接続されるソース配線19a、ドレイン配線19b及びゲート配線20が形成される。同時に、フォトダイオード7に接続される配線24及び配線25、周辺回路用のTFTに接続される配線41及び配線42も形成される。

[0056] また、各配線は、コンタクトホール内への導電材料の充填の後、第3層間絶縁膜28の上に、導電膜を形成し、更に、レジストパターンの形成及びエッチングを行うことによって形成される。本実施の形態では、配線用の導電膜として、Ti膜(厚み:200nm)と、Tiを含むアルミニウム膜(厚み:600nm)と、Ti膜(厚み:100nm)とを順にスパッタ法によって成膜して得られた積層膜が用いられている。

[0057] その後、ソース配線19a、ドレイン配線19b、ゲート配線20、配線24、25、41及び42、更に第3層間絶縁膜28を覆うようにして、保護膜43が形成される。保護膜43の

成膜は、塗布法等によって有機膜を形成することによって行うことができる。また、保護膜43も、単層及び多層のいずれであっても良い。保護膜の厚みは、例えば、 $1\mu\text{m}$ ～ $5\mu\text{m}$ 、好ましくは $2\mu\text{m}$ ～ $3\mu\text{m}$ に設定される。

[0058] そして、保護膜43を貫通するコンタクトホールを形成した後、画素電極9が形成される。画素電極9の形成は、CVD法によるITO膜の成膜、レジストパターンの形成、エッチングによって行われる。

[0059] また、上述したように、本実施の形態では、画素駆動用のTFT6、周辺回路用のTFT、及びフォトダイオード7は、連続粒界結晶シリコンによって形成されているが、これに限定されるものではない。多結晶シリコンも、図3に示した連続粒界結晶シリコンの特性と同様の特性を備えていることから、本実施の形態では、画素駆動用のTFT6、周辺回路用のTFT、及びフォトダイオード7は、多結晶シリコンによって形成することもできる。

[0060] 多結晶シリコンを用いる場合は、図6(c)に示す工程において、多結晶シリコンのシリコン膜32が形成される。多結晶シリコンによるシリコン膜32の形成は、例えば、次のようにして行うことができる。まず、非晶質シリコンのシリコン膜を形成する。そして、この非晶質シリコンのシリコン膜に対して、例えば $500^{\circ}\text{C}$ で2時間加熱する等して脱水素化を行い、更に、アニールを実施して、これを結晶化させる。アニールの方法としては、公知のレーザアニール法が挙げられる。具体的には、非晶質シリコン膜にエキシマレーザによってレーザビームを照射する方法が挙げられる。

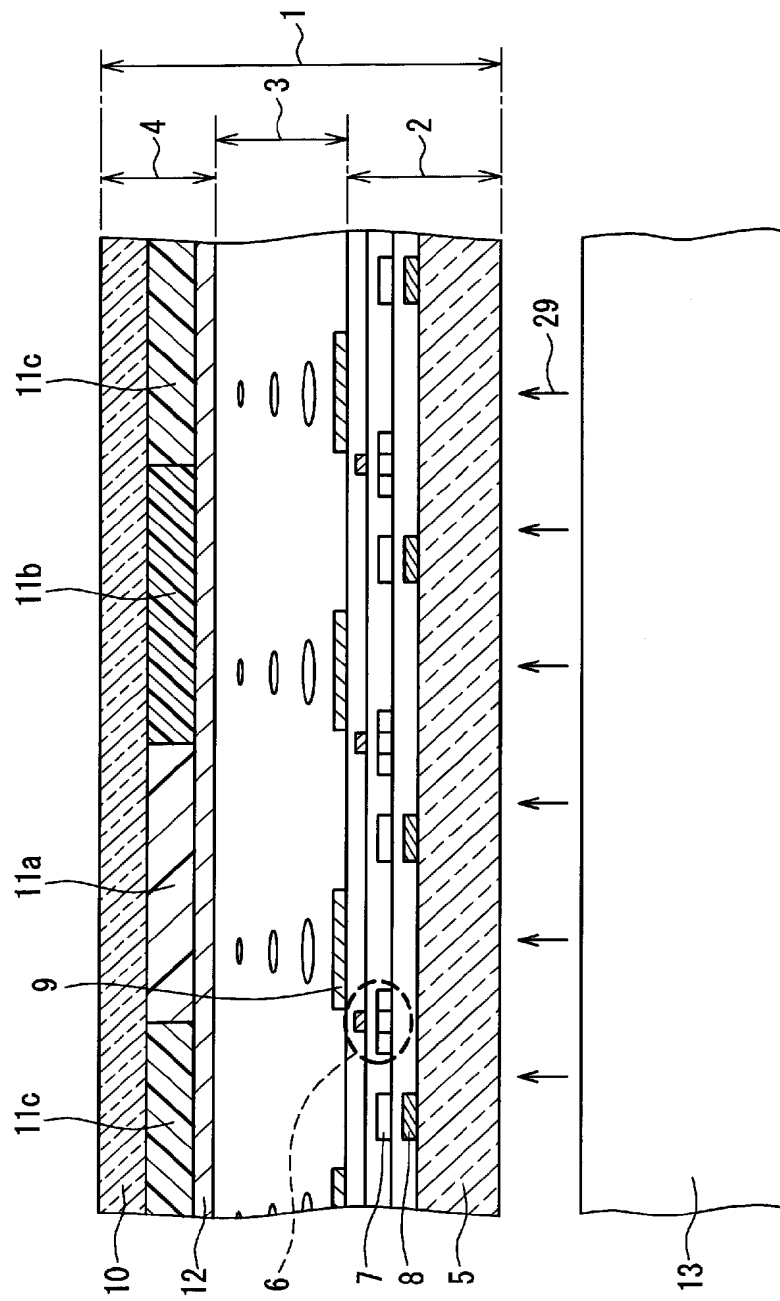
#### 産業上の利用可能性

[0061] 以上のように本発明における液晶表示装置によれば、フォトダイオードにおける暗電流の発生を抑制でき、撮像機能付の液晶表示装置における画質の向上を図ることができる。このことから、本発明における液晶表示装置は、産業上の利用可能性を有し得るものである。

## 請求の範囲

- [1]        アクティブマトリクス基板を有する液晶表示パネルと、前記液晶表示パネルを照明するバックライトとを備える液晶表示装置であって、
- 前記アクティブマトリクス基板は、シリコン膜によって形成されたフォトダイオードと、前記フォトダイオードを前記バックライトの照明光から遮光する遮光膜とを備え、
- 前記遮光膜は、半導体または絶縁体によって形成されていることを特徴とする液晶表示装置。
- [2]        前記フォトダイオードが、前記フォトダイオードに入射する入射光の波長が短いほど感度が増加する特性を有し、
- 前記遮光膜が、前記遮光膜に入射する入射光の波長が短いほど前記入射光の透過率が低下するシリコン膜によって形成されている請求項1に記載の液晶表示装置。
- [3]        前記フォトダイオードを形成するシリコン膜が、多結晶シリコンまたは連続粒界結晶シリコンによって形成され、
- 前記遮光膜が、非晶質シリコンによって形成されている請求項2に記載の液晶表示装置。
- [4]        前記アクティブマトリクス基板が、マトリクス状に配置された複数のアクティブ素子を備え、
- 前記フォトダイオードが、マトリクス状に複数個形成されている請求項1に記載の液晶表示装置。
- [5]        前記フォトダイオードが、第1導電型の半導体領域、真性半導体領域、及び前記第1導電型と逆の第2導電型の半導体領域を備え、
- 前記第1導電型の半導体領域、前記真性半導体領域、及び前記第2導電型の半導体領域が、前記フォトダイオードを形成する前記シリコン膜の面方向に沿って順に設けられている請求項1に記載の液晶表示装置。

[図1]

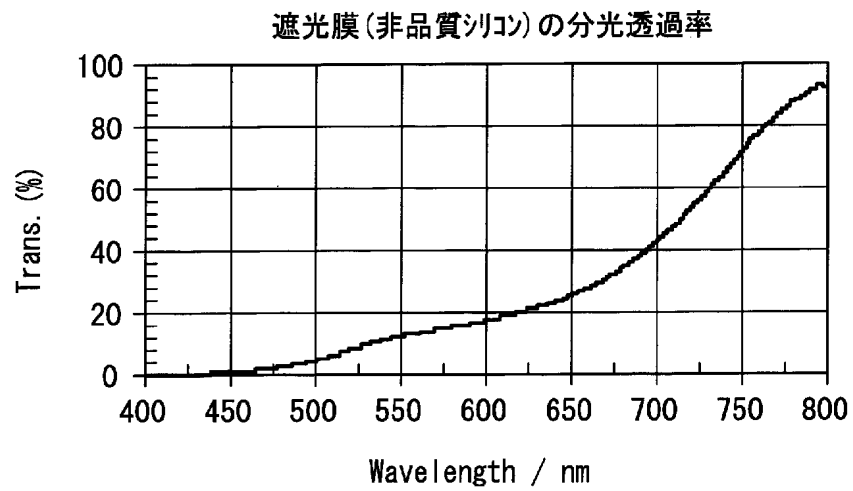




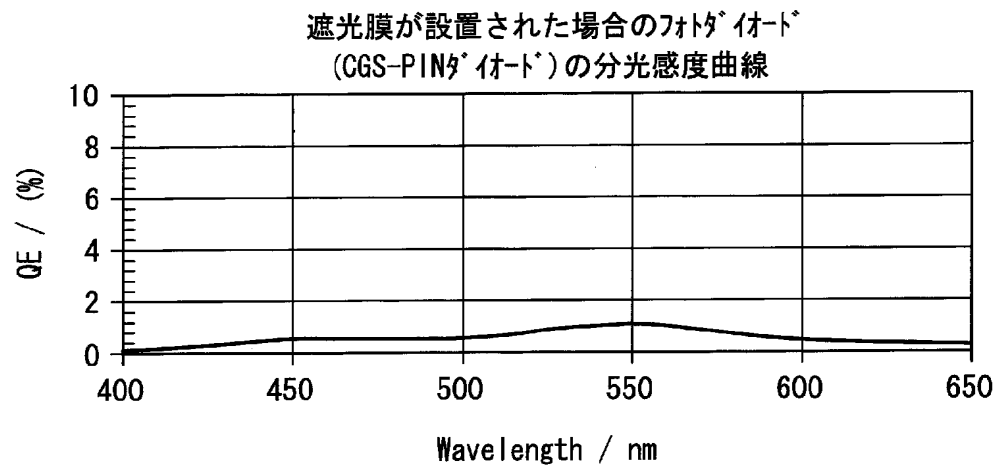
フォト・イート (CGS-PINフォト) の分光感度曲線

Wavelength / nm	QE / (%)
400	29
450	20
500	4
550	3
600	1.5
650	1.5

[図4]

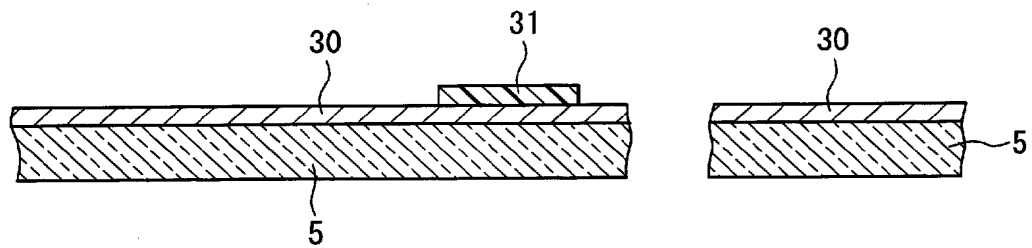


[図5]

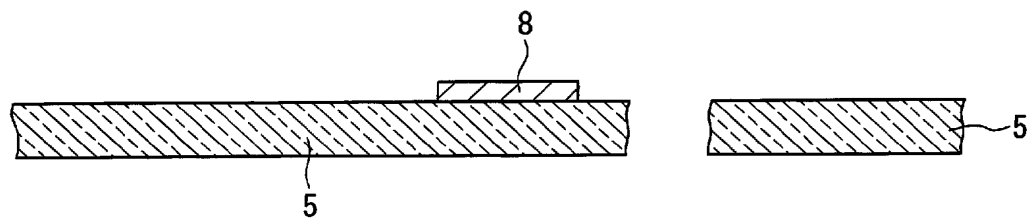


[図6]

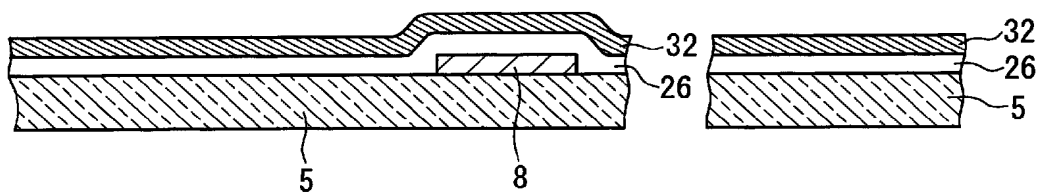
(a)



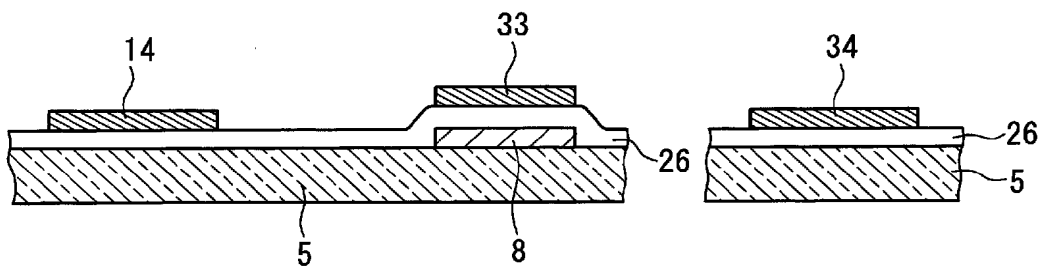
(b)



(c)

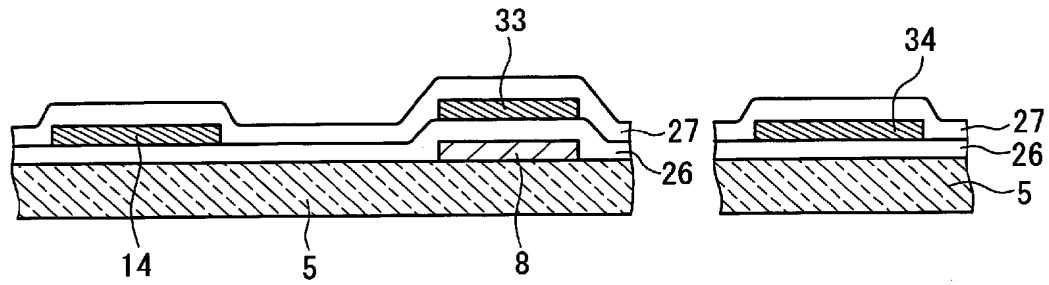


(d)

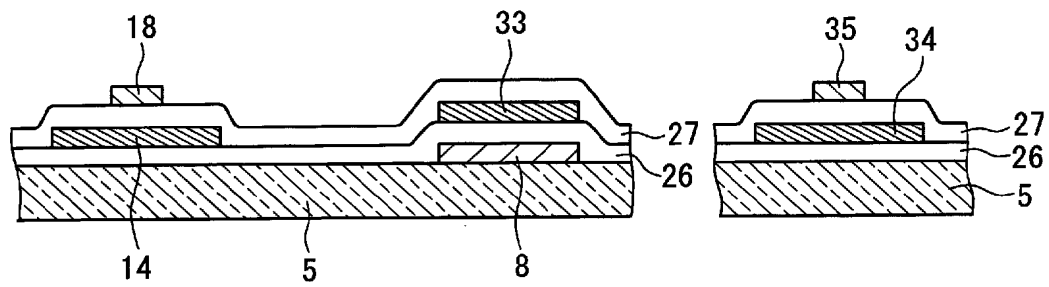


[図7]

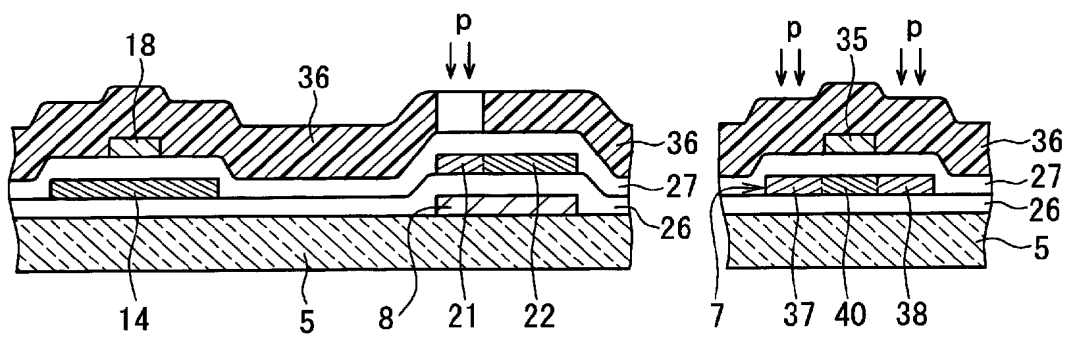
(a)



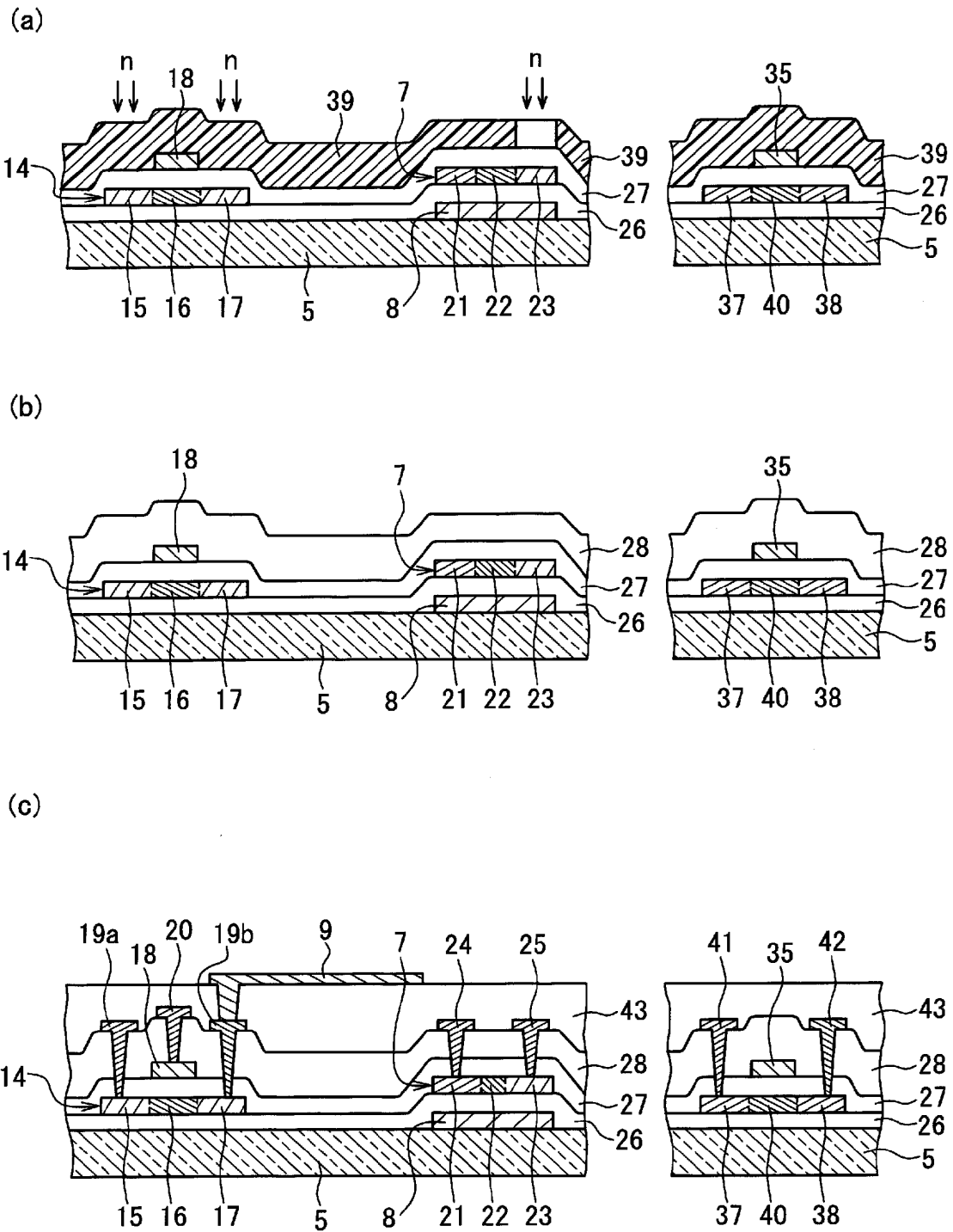
(b)



(c)



[図8]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/062534

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> <i>G02F1/1335(2006.01) i, G02F1/1368(2006.01) i, H01L31/10(2006.01) i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) <i>G02F1/1335, G02F1/1368, H01L31/10</i>		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched <i>Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2007</i> <i>Kokai Jitsuyo Shinan Koho 1971-2007 Toroku Jitsuyo Shinan Koho 1994-2007</i>		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	<i>JP 2006-3857 A (Toshiba Matsushita Display Technology Kabushiki Kaisha),</i> <i>05 January, 2006 (05.01.06),</i> <i>Full text; all drawings</i> <i>&amp; US 2005-45881 A1 &amp; EP 1511084 A2</i>	1-5
Y	<i>JP 8-274340 A (NEC Corp.),</i> <i>18 October, 1996 (18.10.96),</i> <i>Par. No. [0018]</i> <i>(Family: none)</i>	1-5
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 27 July, 2007 (27.07.07)		Date of mailing of the international search report 07 August, 2007 (07.08.07)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G02F1/1335(2006.01)i, G02F1/1368(2006.01)i, H01L31/10(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G02F1/1335, G02F1/1368, H01L31/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 7 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 7 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 7 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2 0 0 6 - 3 8 5 7 A (東芝松下ディスプレイテクノロジー株式会社) 2 0 0 6 . 0 1 . 0 5 , 全文、全図 & U S 2 0 0 5 - 4 5 8 8 1 A 1 & E P 1 5 1 1 0 8 4 A 2	1 - 5
Y	J P 8 - 2 7 4 3 4 0 A (日本電気株式会社) 1 9 9 6 . 1 0 . 1 8 , 第 1 8 段落 (ファミリーなし)	1 - 5

☐ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

2 7 . 0 7 . 2 0 0 7

国際調査報告の発送日

0 7 . 0 8 . 2 0 0 7

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)  
郵便番号 1 0 0 - 8 9 1 5  
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

右田 昌士

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

2 L

9 5 1 3